Chapitre 3

Circuits Numériques

3.1 Définitions

Un circuit **intégré** est une plaquette de silicium contenant des éléments de deux types :

– des éléments **actifs** : transistors qui amplifient un courant ou une tension

– des éléments **passifs** : résistances, condensateurs, diodes.

Une plaquette de silicium possède une surface de l'ordre de 5 à 500 mm^2 et peut contenir plusieurs millions d'éléments

Un circuit **imprimé** est un support plastique de l'ordre du cm^2 qui réalise la connexion de circuits imprimés ainsi que d'autres éléments électroniques.

3.2 Classification

Les circuits intégrés (*chip* en anglais) peuvent être classés suivant le nombre de portes qui les composent. On distingue ainsi les circuits :

– **SSI** (*Small Scale Integration*) contenant moins de 100 portes

– **MSI** (*Medium Scale Integration*) contenant entre 100 et 1000 portes

– **LSI** (*Large Scale Integration*) contenant entre 1000 et 10^5 portes

– **VLSI** (*Very Large Scale Integration*) contenant entre 10^5 et 10^7 portes

– **ULSI** (*Ultra Large Scale Integration*) contenant plus de 10^7 portes

La largeur des connexions entre les éléments influe sur la densité des transistors au mm^2. Elle diminue de l'ordre de 30% tous les 3 ans et devrait atteindre 0,13 μm en 2005.

3.3 Technologies

Les circuits intégrés se divisent en deux grandes familles technologiques que sont

- les technologies *bipolaires* : TTL (*Transistor Transistor Logic*), ECL (*Emitter Coupled Logic*) utilisées dans le SSI et MSI.
- les technologies *unipolaires* : PMOS, NMOS,CMOS

Les portes MOS sont en moyenne 10 fois plus lentes que les portes TTL et 100 fois plus lentes que les portes ECL, mais sont intéressantes en raison de leur faible encombrement et leur faible consommation d'énergie. Les principales caractéristiques de ces technologies sont résumées dans le tableau suivant :

Technologie	Vitesse	Consommation	Densité
TTL	grande	grande	petite
ECL	très grande	très grande	petite
NMOS	moyenne	grande	très grande
PMOS	petite	grande	grande
CMOS	grande	très petite	grande

L'évolution des technologies actuelles repose principalement sur l'utilisation de nouveaux semi-conducteurs tel que l'arséniure de gallium avec aluminium ($AlGaAs$) qui permet un déplacement plus rapide des électrons (entre 3 à 5 fois plus rapide que dans le silicium).

Parmi les circuits intégrés, on distingue :

– les circuits **combinatoires** qui effectuent des calculs
– les circuits **séquentiels** qui mémorisent de l'information

3.4 Circuits combinatoires

3.4.1 Le multiplexeur

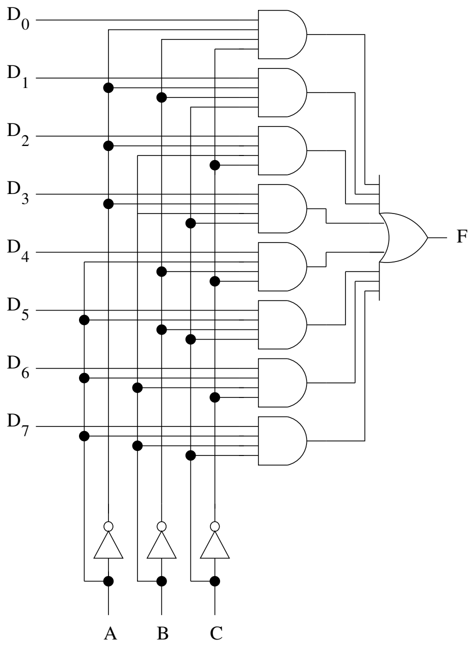

FIG. 3.1 – Multiplexeur à 8 entrées

Le multiplexeur est un circuit de sélection de 1 parmi 2^n entrées. Il est donc composé de 2^n lignes d'entrée et n lignes de sélection. Un exemple de multiplexeur à 3 lignes de sélection est donné figure 3.1.

Un multiplexeur permet de réaliser entre autre la fonction majorité (cf. TD). Il permet aussi la conversion parallèle/série.

Le circuit appelé *démultiplexeur* réalise la fonction inverse du multiplexeur.

3.4.2 Le décodeur

Le décodeur est un circuit n vers 2^n. Il prend en entrée un nombre binaire représenté sur n bits et rend active la sortie qui lui correspond (voir figure 3.2). Le décodeur est notamment utilisé dans la sélection de barettes mémoires.

3.4.3 Le comparateur

Le comparateur est un dispositif qui permet d'indiquer si deux valeurs sont identiques ou non.

3.4.4 Additionneur et demi-additionneur

Un demi-additionneur est un circuit qui réalise l'addition de deux bits. Ce circuit est composé de deux entrées A et B qui correspondent aux bits à additionner et de deux sorties : S la somme du résultat et R_s la

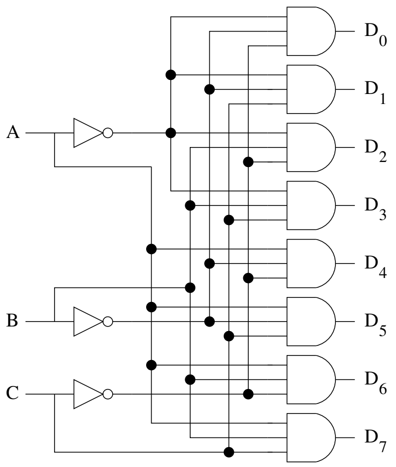

FIG. 3.2 – Décodeur 3 vers 8

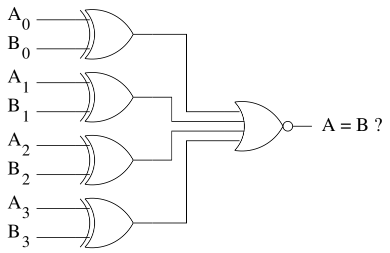

FIG. 3.3 – Comparateur 4 bits

retenue issue de l'addition. La table de vérité de S et R_s est la suivante :

A	B	S	R_s
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Les fonction S et R_s s'expriment sous forme algèbrique par :

$$S = A \oplus B$$
$$R_s = A \cdot B$$

Un additionneur est un demi-additionneur qui comporte un entrée qui représente une retenue en entrée. La table de vérité de l'additioneur est donc la suivante :

A	B	R_e	S	R_s
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Les fonction S et R_s pour l'additionneur complet s'expriment sous forme algèbrique par :

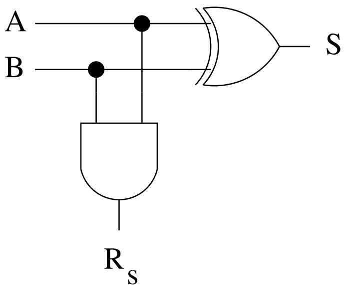

FIG. 3.4 – Demi additionneur

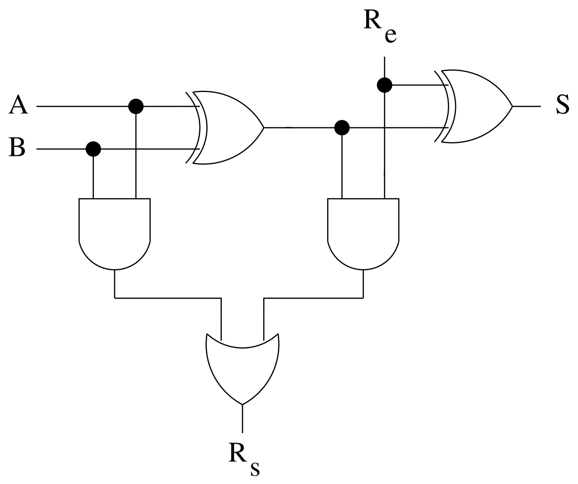

FIG. 3.5 – Additionneur complet

$$S = A \oplus B \oplus R$$
$$R_s = A \cdot B + (A \oplus B) \cdot R$$

Pour construire un additionneur de deux octets, il suffit de reproduire 8 fois le circuit dela figure 3.5. Dans ce cas la retenue de sortie R_s du bit n est dirigée vers la retenue d'entrée R_e du bit $n+1$. La retenue d'entrée du bit 0 est quant à elle câblée à la masse.

3.4.5 Circuits logiques programmables

Les circuits logiques programmables appelé plus souvent *réseaux logiques programmables* ou PLA pour *Programmable Logic Array*) sont des circuits que l'utilisateur peut facilement réaliser connaissant la table de vérité du circuit qu'il désire implémenter. Les PLA sont en fait un réseau de portes AND et de portes OR. À titre d'exemple, le PLA 74S330 se compose de

- 12 entrées ainsi que leurs compléments (A et $\bar{A}$)
- 50 portes AND qui reçoivent en entrée chacune des 12 variables ainsi que leurs compléments
- 6 portes OR qui sont les sorties du circuit et qui reçoivent en entrée les sorties des 50 portes AND.

Chaque entrée dispose d'un fusible qui sera détruits suivant la ou les fonctions booléennes que l'on désire créer.

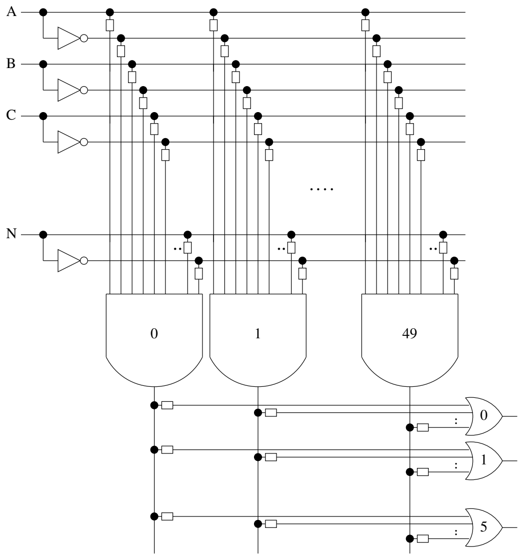

FIG. 3.6 – Circuit logique programmable